第2章　ブール代数

演習 1 2.2 節に示したべき集合上の集合演算がブール代数であることを示せ．

表 2.1 (a) の各式をべき集合上の集合演算だとして，等号が成立することを確かめてください．

演習 2 同じく，2.2 節に示した論理演算がブール代数であることを示せ．

同じく表 2.1 (a) の各式における変数 x，y，z に 0，1 をそれぞれ代入し，等号が成立することを確かめれば OK です．

演習 3 論理演算が表 2.1 (b) に示したブール代数の定理を満たすことを示せ．

本文中で述べたように，表 2.1 (a) に示した公理を満たす全ての代数系は表 2.1 (b) に示した諸定理を満たしますので，表 2.1 (a) に示した公理だけから表 2.1 (b) に示した諸定理を導くことができます．しかし実際には，かなりテクニカルです．

一方，特定のブール代数が定理を満たすことを示すことは極めて容易です．例えば論理演算の場合には，表 2.1 (b) の各式における変数 x，y，z に 0，1 をそれぞれ代入し，等号が成立することを確かめれば OK です．

演習 4 XOR に対して，結合側，交換則が成立することを示せ．

これも，$x \oplus y = y \oplus x$，および，$(x \oplus y) \oplus z = x \oplus (y \oplus z)$ における変数 x，y，z に 0，1 をそれぞれ代入し，等号が成立することを確かめれば OK です．

演習 5 多入力の XOR によってパリティが計算できることを示せ．

ほぼ自明かと思いますが，きっちりと証明するには数学的帰納法を用いるとよいでしょう．まず，2 入力の XOR によってパリティが計算できることを示します．次に，k 入力の XOR によってパリティが計算できることを仮定して，$k+1$ 入力の XOR によってパリティが計算できることを示します．k 入力の XOR の出力と $k+1$ 番目の入力を 2 入力の XOR に入力すると，$k+1$ 入力のパリティが計算できます．この 2 段の XOR は，結合則によって，$k+1$ 入力の XOR と等価になります．

演習 6 {NOR} が完全集合であることを示せ．

{NAND} の場合と同様にすれば OK です．まず，図 2.6 (a)，(b) のようにして NOT ゲートを構成します．それを，NOR ゲートの入力/出力に挿入すると，AND/OR ゲートをそれぞれ構成することができます．

第3章　組み合わせ回路

演習 1 論理関数 $f(w,x,y,z)=\sum(5,6,9,10)$ について，そのカルノー図を示せ．

下図のとおりです：

wx \ yz	00	01	11	10
00				
01		1		1
11				
10		1		1

図 3.i: $f(x,y,z,w)=\sum(5,6,9,10)$ のカルノー図

演習 2 演習 1 の論理関数を簡単化せよ．

図 3.i から，

$$f(w,x,y,z)=w'xy'z+w'xyz'+wx'y'z+wx'yz'.$$

演習 3 まず，論理関数 $g(w,x,y,z)=w+x$ のカルノー図を示せ．それを参考にして，演習 1 の論理関数を，和積型として簡単化せよ．

$g(x,y,z,w)=w+x$ のカルノー図は，図 3.ii (a) のようになります．同図中，関数 g の値が 0 であるマスをループで示しました．
同様に，図 3.ii (b) においても，0 であるマスをループで示しました．これから，

$$f(w,x,y,z)=(w+x)(w'+x')(x+y)(x'+y')$$

と求めることができます．この式は，演習 2 で求めた積和型よりリテラルの数が少なく,「小さい」回路を実現できます．

演習 4 演習 1 の論理関数を，XOR ゲートを用いて表せ．

たとえば，

$$f(w,x,y,z)=(w\oplus x)(y\oplus z).$$

$wx \backslash yz$	00	01	11	10
00				
01	1	1	1	1
11	1	1	1	1
10	1	1	1	1

(a) $g(x, y, z, w) = w + x$

$wx \backslash yz$	00	01	11	10
00				
01		1		1
11				
10		1		1

(b) $f(x, y, z, w) = \sum(5, 6, 9, 10)$

図 3.ii: カルノー図

この式は，演習 3 で求めた和積型より更にリテラルの数が少なく，より「小さい」回路を実現できます.

第4章　順序回路

演習 1 図 4.5 の状態遷移図で表される有限オートマトンを順序回路として設計せよ.

4 状態なので，2 個の FF を用いて実現してもよいのですが，ワン・ホット符号を用いると図 4.i のように直観的に実現することができます．同図 4.i は，例えば,「S_0 に遷移するのは，現状態が S_0 で入力が $x = 1$，または，現状態が S_2 で入力が $x = 1$ の時」と読めます.

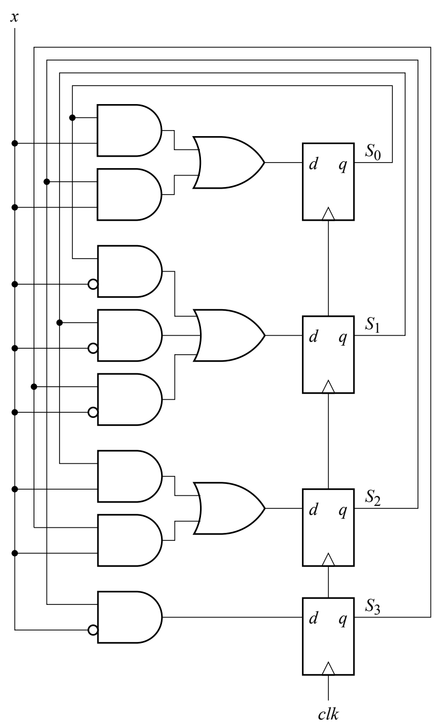

図 4.i: 図 4.5 の状態遷移図に対応する順序回路の例

演習 2 最小化せよ.

演習 1 のオートマトンを最小化しようとした方，すいません，問題を作り忘れました.

代わりに，表 4.i (a) の状態遷移表に示される状態機械を最小化してみましょう．結果は，表 4.i (c) に示すとおり，状態数は 3 になります.

演習 3 表 4.3 の状態遷移表にしたがって，状態遷移図を描け.

表 4.i: k 等価性による分割

(a) 状態遷移表

現状態	次状態, 出力 $x=0$	次状態, 出力 $x=1$
S_0	$S_1, 0$	$S_2, 0$
S_1	$S_0, 0$	$S_2, 0$
S_2	$S_3, 0$	$S_1, 1$
S_3	$S_2, 0$	$S_3, 1$

(b) 1 等価

π_1	状態	次ブロック $x=0$	次ブロック $x=1$
B_0^1	S_0	B_0^1	B_1^1
	S_1	B_0^1	B_1^1
B_1^1	S_2	B_0^1	B_1^1
	S_3	B_1^1	B_1^1

(c) 2 等価

π_2	状態	次ブロック $x=0$	次ブロック $x=1$
B_0^2	S_0	B_0^2	B_1^2
	S_1	B_0^2	B_1^2
B_1^2	S_2	B_2^2	B_0^2
B_2^2	S_3	B_1^2	B_3^2

図 4.ii のとおりです.

演習 4 表 4.3 (a), (b) の状態遷移表にしたがって，順序回路を完成せよ.

表 4.3 (a), (b) は，カルノー図そのものですから，ただちに以下の次状態関数，出力関数が得られます：

状態割り当て A_0：

$$\begin{aligned} Y_1 &= xy_1 + y_1y_2 + x'y_1'y_2 \\ Y_2 &= xy_2' \\ z &= xy_1 \end{aligned}$$

状態割り当て A_1：

$$\begin{aligned} Y_1 &= x \oplus y_1 \\ Y_2 &= xy_2' \\ z &= xy_1'y_2 + xy_1y_2' \end{aligned}$$

回路図は省略します.

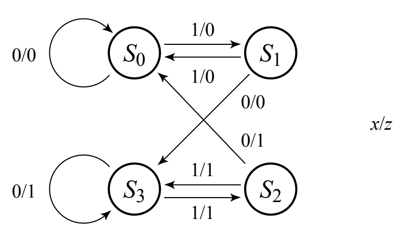

図 4.ii: 表 4.3 の状態遷移表の状態遷移図

第5章　ロジックの構成

演習 1 5.1 節で述べた 4 つの条件を考慮して，本章で紹介した以外のオリジナルなロジックを考案せよ．

演習 2 5.4 節を参考に，演習 1 で考案したロジックの特性について考察せよ．